

DIALOG(R)File 347:JAPIO  
(c) 2000 JPO & JAPIO. All rts. reserv.

04260777     \*\*Image available\*\*  
DIGITAL CAMCORDER

PUB. NO.:        05-252477 [J P 5252477 A]  
PUBLISHED:      September 28, 1993 (19930928)  
INVENTOR(s):    IKEYAMA HIROMASA  
APPLICANT(s):   SONY CORP [000218] (A Japanese Company or Corporation), JP  
                  (Japan)  
APPL. NO.:      04-081437 [JP 9281437]  
FILED:          March 04, 1992 (19920304)  
INTL CLASS:     [5] H04N-005/92; G11B-020/10; G11B-031/00; H04N-005/91  
JAPIO CLASS:    44.6 (COMMUNICATION -- Television); 29.1 (PRECISION  
                  INSTRUMENTS -- Photography & Cinematography); 42.5  
                  (ELECTRONICS -- Equipment)  
JAPIO KEYWORD: R098 (ELECTRONIC MATERIALS -- Charge Transfer Elements, CCD &  
                  BBD); R101 (APPLIED ELECTRONICS -- Video Tape Recorders, VTR)  
JOURNAL:        Section: E, Section No. 1488, Vol. 18, No. 17, Pg. 32,  
                  January 12, 1994 (19940112)

#### ABSTRACT

PURPOSE: To provide the digital camcorder with low power consumption.

CONSTITUTION: The operational clock supply is controlled by a clock control section 10 according to the operational mode of a recording and reproduction section 14. At the recording mode, a signal processing section 4 and a rate converter 13 are operated by means of the clock of a first sampling rate and the clock of a second sampling rate. At a reproduction mode, the only rate converter 13 is operated by means of the clock of the first sampling rate and the clock of the second sampling rate. At a stop mode, the only signal processing section 4 is operated by means of the clock of the first sampling rate.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-252477

(43) 公開日 平成5年(1993)9月28日

| (51) Int.Cl. <sup>5</sup> | 識別記号  | 庁内整理番号    | F I | 技術表示箇所 |
|---------------------------|-------|-----------|-----|--------|
| H 0 4 N 5/92              |       | H 8324-5C |     |        |
| G 1 1 B 20/10             | 3 5 1 | Z 7923-5D |     |        |
|                           | 31/00 | S 8322-5D |     |        |
| H 0 4 N 5/91              |       | L 8324-5C |     |        |

審査請求 未請求 請求項の数1(全 6 頁)

(21) 出願番号 特願平4-81437

(22) 出願日 平成4年(1992)3月4日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 池山 裕政

東京都品川区北品川6丁目7番35号 ソニー株式会社内

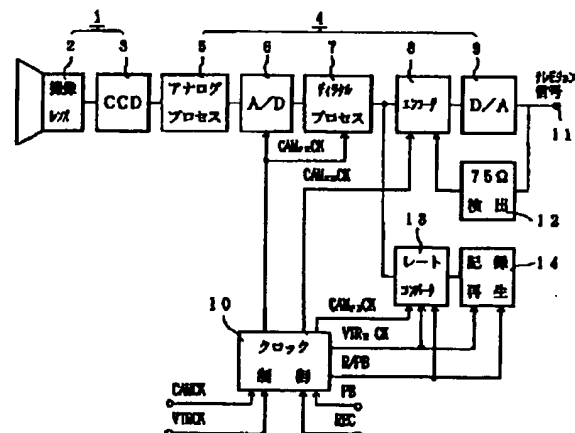
(74) 代理人 弁理士 小池 晃 (外2名)

(54) 【発明の名称】 カメラ一体型デジタルビデオテープレコーダ

(57) 【要約】

【目的】 低消費電力化を図ったカメラ一体型デジタルビデオテープレコーダを提供する。

【構成】 記録再生部14の動作モードに応じてクロック制御部10により動作クロックの供給を制御し、記録モード時には第1のサンプリングレートのクロック及び第2のサンプリングレートのクロックにより信号処理部4及びレートコンバータ13を動作させ、再生モード時には第1のサンプリングレートのクロック及び第2のサンプリングレートのクロックにより上記レートコンバータ13のみを動作させ、停止モード時には第1のサンプリングレートのクロックにより上記信号処理部4のみを動作させる。



1

## 【特許請求の範囲】

【請求項1】 撮像部により得られる撮像信号をデジタル信号処理手段により第1のサンプリングレートでデジタル化してプロセス処理を施して出力するとともに、上記デジタル信号処理手段によりプロセス処理が施された映像信号をレートコンバータにより第2のサンプリングレートに変換して記録再生手段により記録し、上記記録再生手段により再生された第2のサンプリングレートの映像信号を上記レートコンバータにより第1のサンプリングレートに変換して出力するカメラ一体型デジタルビデオテープレコーダにおいて、  
 上記記録再生手段の記録モード時には上記第1のサンプリングレートのクロックを上記デジタル信号処理手段及び上記レートコンバータに供給するとともに上記第2のサンプリングレートのクロックを上記レートコンバータ及び上記記録再生手段に供給し、上記記録再生手段の再生モード時には、上記デジタル信号処理手段へのクロックの供給を停止し、上記第1のサンプリングレートのクロックを上記レートコンバータに供給するとともに上記第2のサンプリングレートのクロックを上記レートコンバータ及び上記記録再生手段に供給し、上記記録再生手段の停止モード時には、上記レートコンバータ及び上記記録再生手段へのクロックの供給を停止し、上記第1のサンプリングレートのクロックを上記デジタル信号処理手段のみに供給する制御を行うクロック制御手段を設けたことを特徴とするカメラ一体型デジタルビデオテープレコーダ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、撮像部により得られる撮像信号をデジタル信号処理手段により第1のサンプリングレートでデジタル化してプロセス処理を施して出力するとともに、上記デジタル信号処理手段によりプロセス処理が施された映像信号をレートコンバータにより第2のサンプリングレートに変換して記録再生手段により記録し、上記記録再生手段により再生された第2のサンプリングレートの映像信号を上記レートコンバータにより第1のサンプリングレートに変換して出力するカメラ一体型デジタルビデオテープレコーダに関する。

## 【0002】

【従来の技術】 一般に、標準形のテレビジョンカメラ装置として、撮像部を搭載したカメラヘッド部と、該カメラヘッド部から供給される撮像出力からNTSC方式等の標準テレビジョン方式の複合映像信号を形成するエンコーダ等の信号処理回路や上記カメラヘッド部に供給する制御信号を発生する制御信号発生回路等を備えるカメラ制御部(CCU)を多芯カメラケーブルによって接続してなる所謂分離型カメラや、エンコーダ等の信号処理回路や同期信号発生回路などのプロセス処理系をカメラヘッド部内に収納し、標準テレビジョン方式の複合映像

2

信号を出力するにした所謂CCUレスカメラが知られている。

【0003】 また、撮像部により得られる撮像信号にプロセス処理を施して出力する機能を有するとともに、上記プロセス処理が施された映像信号を記録媒体に記録し再生する機能を有するカメラ一体型ビデオテープレコーダが実用化されている。この種のカメラ一体型ビデオテープレコーダは、ENG取材用に取材現場に携帯され、単独で使用されている。また、最近では、通信衛星の実用化により、取材現場から上記通信衛星を利用してニュース素材を基地局に送るサテライト・ニュース・ギャザリングなどにも使用される。

【0004】 さらに、近年、カメラ制御装置や方式変換装置、フレームシンクロナイザなどスラジョ装置のデジタル化が進められ、デジタル信号処理により性能の向上が図られている。また、コンポーネント信号を13.5MHzのサンプリング周波数でデジタル化して記録再生するようにしたD1規格などのデジタルビデオテープレコーダが実用化されている。

## 【0005】

【発明が解決しようとする課題】 一般にカメラ一体型ビデオテープレコーダでは、撮像部及びプロセス処理系、記録再生系が常時動作状態になっているため電力消費量が多いという問題点があり、低消費電力化の要望が多い。特に、ENG取材などの取材現場に携帯されるカメラ一体型ビデオテープレコーダでは、駆動電源がバッテリーから供給されるので、長時間に亘る使用を可能にするために低消費電力化を図る必要がある。

【0006】 ところで、カメラ一体型ビデオテープレコーダをデジタル化した場合には、撮像部により得られる撮像信号について、プロセス処理系において上記撮像部のイメージセンサの画素数などに基づいて決定される第1のサンプリングレート(例えば18MHz)でデジタル化してプロセス処理を施して出力するとともに、上記プロセス処理系によりプロセス処理が施された上記第1のサンプリングレートの映像信号をレートコンバータにより第2のサンプリングレート(例えば13.5MHz)に変換してD1規格の記録再生系により記録し、上記記録再生系により再生された第2のサンプリングレートの映像信号を上記レートコンバータにより第1のサンプリングレートに変換して出力するように構成される。このようなカメラ一体型デジタルビデオテープレコーダにおいても、長時間に亘る使用を可能にするためには、低消費電力化を図る必要がある。

【0007】 そこで、本発明は上述の如き従来の実情に鑑み、カメラ一体型デジタルビデオテープレコーダの長時間に亘る使用を可能にすることを目的とし、低消費電力化を図ったカメラ一体型デジタルビデオテープレコーダを提供するものである。

## 【0008】

3

【課題を解決するための手段】本発明は、上述の課題を解決するために、撮像部により得られる撮像信号をデジタル信号処理手段により第1のサンプリングレートでデジタル化してプロセス処理を施して出力するとともに、上記デジタル信号処理手段によりプロセス処理が施された映像信号をレートコンバータにより第2のサンプリングレートに変換して記録再生手段により記録し、上記記録再生手段により再生された第2のサンプリングレートの映像信号を上記レートコンバータにより第1のサンプリングレートに変換して出力するカメラ一体型デジタルビデオテープレコーダにおいて、上記記録再生手段の記録モード時には上記第1のサンプリングレートのクロックを上記デジタル信号処理手段及び上記レートコンバータに供給するとともに上記第2のサンプリングレートのクロックを上記レートコンバータ及び上記記録再生手段に供給し、上記記録再生手段の再生モード時には、上記デジタル信号処理手段へのクロックの供給を停止し、上記第1のサンプリングレートのクロックを上記レートコンバータに供給するとともに上記第2のサンプリングレートのクロックを上記レートコンバータ及び上記記録再生手段に供給し、上記記録再生手段の停止モード時には、上記レートコンバータ及び上記記録再生手段へのクロックの供給を停止し、上記第1のサンプリングレートのクロックを上記デジタル信号処理手段のみに供給する制御を行うクロック制御手段を設けたことを特徴とするものである。

【0009】

【作用】本発明に係るカメラ一体型デジタルビデオテープレコーダでは、クロック制御手段により、記録再生手段の動作モードに応じてクロックの供給を次のように制御する。すなわち、記録モード時には、第1のサンプリングレートのクロックをデジタル信号処理手段及びレートコンバータに供給するとともに第2のサンプリングレートのクロックを上記レートコンバータ及び記録再生手段に供給する。また、再生モード時には、上記デジタル信号処理手段へのクロックの供給を停止し、上記第1のサンプリングレートのクロックを上記レートコンバータに供給するとともに上記第2のサンプリングレートのクロックを上記レートコンバータ及び上記記録再生手段に供給する。さらに、停止モード時には、上記レートコンバータ及び上記記録再生手段へのクロックの供給を停止し、上記第1のサンプリングレートのクロックを上記デジタル信号処理手段のみに供給する。

【0010】

【実施例】以下、本発明に係るカメラ一体型デジタルビデオテープレコーダの一実施例について図面に従い詳細に説明する。本発明に係るカメラ一体型デジタルビデオテープレコーダは、例えば図1のブロック図に示すように構成される。

【0011】このカメラ一体型デジタルビデオテー

4

レコーダは、NTSC方式のテレビジョン信号を出力するデジタルビデオカメラとD1規格のデジタルビデオテープレコーダとを一体化したもので、被写体の撮像を行う撮像部1を備える。

【0012】上記撮像部1は、撮像光学系2を介して被写体像が撮像面に結像されるCCDイメージセンサ3を備えており、このCCDイメージセンサ3により得られる撮像信号を信号処理部4に供給するようになっている。

【0013】上記信号処理部4は、上記CCDイメージセンサ3からの撮像信号がアナログプロセス処理回路5を介して供給されるA/D変換器6、このA/D変換器6によりデジタル化された撮像信号が供給されるデジタルプロセス処理回路7、このデジタルプロセス処理回路7によりプロセス処理が施された映像信号がエンコーダ8を介して供給されるD/A変換器9などからなり、上記CCDイメージセンサ3により得られる撮像信号からNTSC方式のテレビジョン信号を形成して出力するようになっている。

【0014】ここで、上記アナログプロセス処理回路5は、上記CCDイメージセンサ3からの撮像信号にプリニーなどのアナログプロセス処理を施す。そして、このアナログプロセス処理済みの撮像信号を上記A/D変換器6に供給する。

【0015】また、上記A/D変換器6は、上記アナログプロセス処理回路5からの撮像信号を18MHzのサンプリングレートでデジタル化するための動作クロックCAM<sub>1</sub>CKがクロック制御部10から供給されるようになっている。上記動作クロックCAM<sub>1</sub>CKにより上記撮像信号をデジタル化する。そして、18MHzのサンプリングレートでデジタル化した撮像信号を上記デジタルプロセス処理回路7に供給する。

【0016】上記デジタルプロセス処理回路7は、上記クロック制御部10から供給される上記動作クロックCAM<sub>1</sub>CKにより動作して、サンプリングレートが18MHzの撮像信号にガンマ補正処理などのデジタルプロセス処理を施す。そして、このデジタルプロセス処理済みの映像信号を上記エンコーダ8に供給する。

【0017】上記エンコーダ8は、上記デジタルプロセス処理回路7から供給されるサンプリングレートが18MHzの映像信号にエンコード処理を施すための動作クロックCAM<sub>2</sub>CKが上記クロック制御部10から供給されるようになっている。上記動作クロックCAM<sub>2</sub>CKにより動作して、上記デジタルプロセス処理済みの映像信号をNTSC方式のテレビジョン信号にエンコードする。そして、このエンコーダ8によりエンコードしたNTSC方式のテレビジョン信号を上記D/A変換器9に供給する。

【0018】上記D/A変換器9は、上記エンコーダ8から供給されるNTSC方式のテレビジョン信号のディ

ジタル信号をアナログ化して出力端子11から出力する。

【0019】なお、上記出力端子11には75Ω検出回路12が接続され、この75Ω検出回路12の検出出力により上記エンコーダ8の動作がオン・オフ制御されるようになっている。上記75Ω検出回路12は、上記出力端子11にモニター装置が外部接続されることにより、上記出力端子11の負荷インピーダンスが75Ωになっている場合に、上記エンコーダ8を動作させる。また、上記出力端子11にモニター装置が外部接続されていない場合には、上記エンコーダ8を動作を自動的に停止させる。

【0020】また、このカメラ一体型デジタルビデオテープレコーダは、上記信号処理部4のデジタルプロセス処理回路7からデジタルプロセス処理済みのサンプリングレートが18MHzの映像信号が供給されるレートコンバータ13を備える。

【0021】このレートコンバータ13は、上記クロック制御回路10からサンプリングレートが18MHzの動作クロックCAM<sub>1</sub>CKとサンプリングレートが13.5MHzの動作クロックVTR<sub>1</sub>CKとモード切換信号R/PBが供給され、これらの動作クロックCAM<sub>1</sub>CK、VTR<sub>1</sub>CK及びモード切換信号R/PBに応じて動作して、次のような変換動作を行うようになっている。

【0022】すなわち、上記モード切換信号R/PBにより記録モードが指定された場合には、上記デジタルプロセス処理回路7から供給されるサンプリングレートが18MHzの映像信号をサンプリングレートが13.5MHzの映像信号に変換して、記録再生部14に供給する。また、上記モード切換信号R/PBにより再生モードが指定された場合には、上記記録再生部14により再生されるサンプリングレートが13.5MHzの映像信号をサンプリングレートが18MHzの映像信号に変換して、上記エンコーダ8に供給する。さらに、このレートコンバータ13は、上記各動作クロックCAM<sub>1</sub>CK、VTR<sub>1</sub>CKの供給が停止されることにより変換動作を停止する。

【0023】上記記録再生部14は、上記クロック制御回路10から供給されるサンプリングレートが上記13.5MHzの動作クロックVTR<sub>1</sub>CKとモード切換信号R/PBに応じて、D1規格に準拠した記録再生動作を行うようになっている。

【0024】上記クロック制御回路10は、第1のサンプリングレート(18MHz)の映像信号を処理するための動作クロックCAMCKと第2のサンプリングレート(13.5MHz)の映像信号を処理するための動作クロックVTRCKが図示しないクロック発生器から供給されているとともに、記録モード信号RECと再生モード信号PBが図示しないシステムコントローラから供

給されるようになっている。

【0025】そして、このクロック制御回路10は、各動作クロックCAMCK、VTRCK及び各モード信号REC、PBをデコードして、上記モード切換信号R/PB及び各種動作クロックCAM<sub>1</sub>CK、CAM<sub>2</sub>CK、CAM<sub>3</sub>CK、VTR<sub>1</sub>CK、次のよう出力するようになっている。

【0026】すなわち、上記撮像部1により得られた撮像信号を上記記録再生部14により磁気テープに記録する記録モード時には、システムコントローラから例えば論理「1」の記録モード信号RECが上記クロック制御回路10に供給される。これにより、上記クロック制御回路10は、この記録モードを論理「1」で示すモード切換信号R/PBと各種動作クロックCAM<sub>1</sub>CK、CAM<sub>2</sub>CK、CAM<sub>3</sub>CK、VTR<sub>1</sub>CKを出力する。

【0027】この記録モード時には、上記動作クロックCAM<sub>1</sub>CK、CAM<sub>2</sub>CKにより上記信号処理部4が動作して、上記撮像部1により得られた撮像信号からNTSC方式のテレビジョン信号を形成して出力端子11から出力する。また、上記レートコンバータ13が上記動作クロックCAM<sub>1</sub>CK、VTR<sub>1</sub>CKおよびモード切換信号R/PBに応じて記録モードの動作を行う。すなわち、上記デジタルプロセス処理回路7から供給される第1のサンプリングレート(18MHz)の映像信号を第2のサンプリングレート(13.5MHz)の映像信号に変換して、上記記録再生部14に供給する。そして、上記記録再生部14は、上記動作クロックCAM<sub>1</sub>CK、VTR<sub>1</sub>CKおよびモード切換信号R/PBに応じて、D1規格に準拠した記録動作を行う。これにより、上記撮像部1により得られた撮像信号を上記記録再生部14により磁気テープにデジタル記録することができる。

【0028】また、記録済みの磁気テープを上記記録再生部14により再生する再生モード時には、システムコントローラから例えば論理「1」の再生モード信号PBが上記クロック制御回路10に供給される。これにより、上記クロック制御回路10は、この再生モードを論理「0」で示すモード切換信号R/PBと各種動作クロックCAM<sub>1</sub>CK、CAM<sub>2</sub>CK、VTR<sub>1</sub>CKを出力し、上記動作クロックCAM<sub>1</sub>CKの出力を停止する。

【0029】この再生モード時には、上記動作クロックCAM<sub>1</sub>CK、VTR<sub>1</sub>CKおよびモード切換信号R/PBに応じて、上記記録再生部14がD1規格に準拠した再生動作を行う。また、上記レートコンバータ13が上記動作クロックCAM<sub>1</sub>CK、VTR<sub>1</sub>CKおよびモード切換信号R/PBに応じて再生モードの動作を行う。すなわち、上記記録再生部14により再生された第2のサンプリングレート(13.5MHz)の映像信号を第1のサンプリングレート(18MHz)の映像信号に変換して、上記信号処理部4のエンコーダ8に供給

7

する。そして、上記エンコーダ8は、上記種動作クロックCAM<sub>1</sub> CKに応じてエンコード処理を行う。これにより、記録済みの磁気テープを上記記録再生部14により再生して、その再生映像信号をNTSC方式のテレビジョン信号として上記出力端子11から出力することができる。そして、この再生モード時には、上記A/D変換器6及びデジタルプロセス処理回路7への動作クロックCAM<sub>1</sub> CKの供給が停止されるので、上記A/D変換器6及びデジタルプロセス処理回路7が動作停止状態となる。従って、上記A/D変換器6及びデジタルプロセス処理回路7における無駄な電力消費が無くなる。

【0030】さらに、上記記録再生部14による記録再生動作を行うことなく、上記撮像部1により得られた撮像信号をNTSC方式のテレビジョン信号として上記出力端子11から出力するだけの停止モード時には、ともに論理「0」の記録モード信号REC及び再生モード信号PBがシステムコントローラから上記クロック制御回路10に供給される。これにより、上記クロック制御回路10は、上記信号処理部4を動作させるための動作クロックCAM<sub>1</sub> CK、CAM<sub>2</sub> CKを出力し、上記レートコンバータ13及び記録再生部14を動作させるための各動作クロックCAM<sub>1</sub> CK、VTR<sub>1</sub> CKの出力を停止する。

【0031】この停止モード時には、上記動作クロックCAM<sub>1</sub> CK、CAM<sub>2</sub> CKにより上記信号処理部4が動作する。これにより、上記撮像部1により得られた撮像信号をNTSC方式のテレビジョン信号として上記出力端子11から出力することができる。そして、この停止モード時には、上記レートコンバータ13及び記録再生部14への各動作クロックCAM<sub>1</sub> CK、VTR<sub>1</sub> CKの供給が停止されるので、上記レートコンバータ13及び記録再生部14が動作停止状態となる。従って、上記レートコンバータ13及び記録再生部14における無駄な電力消費が無くなる。

【0032】なお、各動作モードにおいて、上記出力端子11にモニター装置が外部接続されていない場合には、上記75Ω検出回路12により上記エンコーダ8の動作を自動的に停止させる。これにより、上記エンコーダ8における無駄な電力消費を無くすることができる。

【0033】このように、この実施例のカメラ一体型デジタルビデオテープレコーダでは、上記制御クロック制御部10による動作モードに応じた各種動作クロックの停止制御により、無駄な電力消費を無くして、低消費電力化を図ることができ、長時間に亘る使用を可能にすることができる。

【0034】

【発明の効果】以上の説明からも明らかなように、本発

8

明に係るカメラ一体型デジタルビデオテープレコーダでは、クロック制御手段により記録再生手段の動作モードに応じてクロックの供給を制御し、上記記録再生手段の記録モード時には、第1のサンプリングレートのクロックをデジタル信号処理手段及びレートコンバータに供給するとともに第2のサンプリングレートのクロックを上記レートコンバータ及び記録再生手段に供給するので、撮像部により得られる撮像信号を上記デジタル信号処理手段により第1のサンプリングレートでデジタル化してプロセス処理を施して出力するとともに、上記デジタル信号処理手段によりプロセス処理が施された撮像信号を上記レートコンバータにより第2のサンプリングレートに変換して上記記録再生手段により記録することができる。また、上記記録再生手段の再生モード時には、上記第1のサンプリングレートのクロックを上記レートコンバータに供給するとともに上記第2のサンプリングレートのクロックを上記レートコンバータ及び上記記録再生手段に供給するので、上記記録再生手段により再生された第2のサンプリングレートの撮像信号を上記レートコンバータにより第1のサンプリングレートに変換して出力することができる。そして、この再生モード時には、上記デジタル信号処理手段へのクロックの供給を停止するので、上記デジタル信号処理手段が停止状態となり、無駄な電力消費が無くなる。さらに、上記記録再生手段の停止モード時には、上記第1のサンプリングレートのクロックを上記デジタル信号処理手段のみに供給するので、上記撮像部により得られる撮像信号を上記デジタル信号処理手段により第1のサンプリングレートでデジタル化してプロセス処理を施して出力することができ、また、クロックの供給が停止されることにより、上記レートコンバータ及び上記記録再生手段が停止状態となり、無駄な電力消費が無くなる。

【0035】従って、本発明によれば、低消費電力化を図り、長時間に亘る使用を可能にしたカメラ一体型デジタルビデオテープレコーダを提供することができる。

【図面の簡単な説明】

【図1】本発明に係るカメラ一体型デジタルビデオテープレコーダの構成を示すブロック図である。

【符号の説明】

- 1・・・撮像部
- 4・・・信号処理部
- 6・・・A/D変換器
- 7・・・デジタルプロセス処理回路
- 8・・・エンコーダ
- 9・・・D/A変換器
- 10・・・クロック制御部
- 13・・・レートコンバータ
- 14・・・記録再生部

【図1】

